

# RF マグネトロンスパッタ法による 金属薄膜-Si 接触の電気的特性

千 田 誠\*・本 間 弘 樹\*・浅 野 清 光

## Electrical Properties of Si-Metal Thin Films Contacts Formed by RF Magnetron Sputtering

Makoto CHIDA\*, Hiroki HONMA\* and Kiyomitsu ASANO

(2000年11月30日受理)

Several interesting phenomena, such as low temperature interfacial intermixing reactions or Fermi level pinning, occur at metal-semiconductor (M-S) interfaces. It is important to understand the mechanism of interfacial intermixing reactions in the development of highly reliable very large scale integrated circuits (VLSI) from the practical point of view. To understand and control interfacial phenomena, the electrical properties of Si-metal thin films (Au, Pt, Cu, Al) contacts formed by RF magnetron sputtering have been studied with I-V,  $1/C^2$ -V, and Auger electron spectroscopy (AES) before and after surface cleaning and annealing of Si (100) wafers. Schottky barrier heights and energy band diagrams before Si surface cleaning indicate that the Fermi level at M-S contacts have been pinned at a constant value independently of metal work functions.

### 1. はじめに

金属-半導体接触に関する研究は点接触ダイオードの初期のころから続けられ、最近では、その界面の特性を生かして高速スイッチングダイオードや電界効果トランジスタなどに広く用いられており、半導体集積回路などのデバイス開発に重要な役割を果たしている<sup>1)</sup>。

近年の著しい情報量の増加に伴い、情報処理の高度化と高速処理が求められ、集積回路を構成する素子の寸法は小さくなってきている。これらの集積回路中にはショットキー接触やオーミック接触として必ず金属-半導体接触が含まれている。一方、素子の小型化に伴い、金属半導体界面での低温界面反応<sup>2)</sup>などが素子の信頼性を左右するまでになっている。

現在、非常に広く実用されている半導体は Si であるが、これに対する電極として Al が使われてきた。しかし最近、比抵抗  $\rho$  の低い配線材料および比誘電率  $\epsilon_s$  の低い Low- $\epsilon_s$  絶縁膜の開発と適用が急務で

あり、LSI の配線材料として従来使われてきた Al に比べて比抵抗が小さい Cu が次世代の配線材料として実用化が急がれている<sup>3)</sup>。

このように半導体デバイスの高性能化の進展ならびに新機能を持つ半導体デバイスの開発が進むにつれて、金属/半導体界面などの性質を基礎的に理解する必要性が高まってきている<sup>4)</sup>。

本研究では、RF マグネトロンスパッタ法で Au, Pt, Cu, Al 薄膜を Si ウェハ上に作成した試料を用いて以下に示す実験を行ない、その特性を考察した。1) 作成した試料の I-V 特性および  $1/C^2$ -逆電圧特性の測定。2) 試料を加熱 (200℃) 後、試料の加熱前の電気的特性 (I-V 特性および  $1/C^2$ -逆電圧特性) と比較。3) 加熱前の試料と加熱した試料の表面のオージェスペクトルの比較。4) 表面洗浄した Si ウェハを用いて作成した試料の I-V 特性および  $1/C^2$ -逆電圧特性の測定。

\* 秋田高専専攻科学生

## 2. 金属-半導体接触の特性

### 2.1 金属-半導体接触<sup>5)</sup>

金属と半導体の接触では界面に電位障壁が生じ、この電位障壁のことをショットキー障壁という。ショットキー障壁が両者の接触付近における空間電荷によって形成されたときは、整流作用が生じる。また金属と半導体の組み合わせによってショットキー障壁が形成されない場合、整流作用は起こらずオーム性となる。

図1に金属とn形半導体の接触前の状態のエネルギーバンド図を示す。この図1で $\phi_m$ ,  $\phi_n$ は金属およびn形半導体の仕事関数,  $E_{fm}$ ,  $E_{fn}$ は金属およびn形半導体のフェルミ準位,  $E_d$ はドナー準位,  $\chi_n$ は電子親和力である。金属とn形半導体の間で $\phi_m > \chi_n$ の関係が成立する場合、この金属とn形半導体を接触させると、次の式

$$\phi_B = \phi_m - \chi_n$$

に従って、ショットキー障壁が生じる。 $\phi_B$ は障壁の高さである。

図2に $\phi_m > \chi_n$ の場合のエネルギーバンド図を示す。この時、金属のフェルミ準位はn形半導体のフェルミ準位より低いエネルギー位置にあるので、両者を接触させると半導体側の伝導体の伝導電子は金属側に移って全体として平衡状態になり、図2のように半導体のエネルギーバンドは表面で上に曲がり、金属と半導体ではフェルミ準位は一定になる。そして金属と半導体の界面にはショットキー障壁が生じる。

この金属-半導体接触に金属側に正, n形半導体側に負の電圧を印加した場合のエネルギーバンド図を図3に示す。印加電圧Vによりn形半導体のフェルミ準位は金属のフェルミ準位よりもeVだけ上がる。その分n形半導体の伝導体の障壁は低くなり、空乏層の幅も狭くなるため、n形半導体の電子は金属側に移動することができ、金属からn形に向かって電流が流れる。このときの電圧を順バイアスといい、電流を順方向電流という。

また逆に金属側に負, n形半導体に正電圧を印加した場合のエネルギーバンド図を図4に示す。n形半導体のフェルミ準位は金属のフェルミ準位よりもeVだけ下がるため、n形半導体の伝導帯の障壁は高くなり金属とn形半導体の間は電子が移動できなくなり電流は流れなくなる。この時の電圧を逆バイアスといい、少数キャリアによる微小な逆方向電流

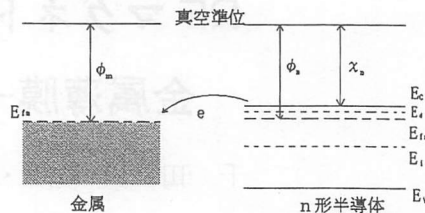


図1 接触前のエネルギーバンド図

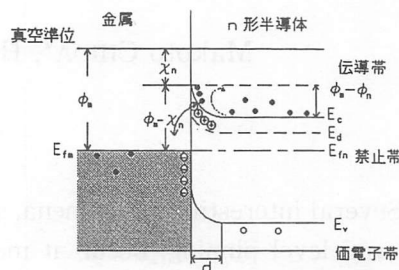


図2  $\phi_m > \chi_n$ の場合

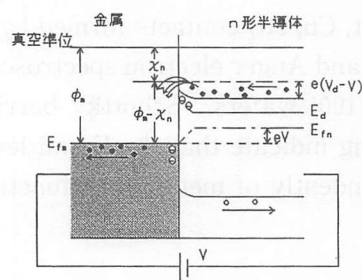


図3  $\phi_m > \chi_n$ の場合 (順バイアス)

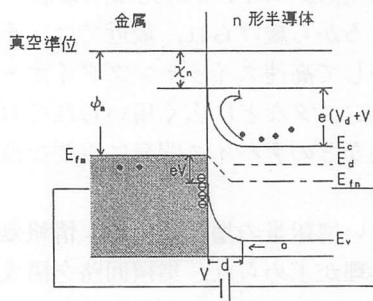


図4  $\phi_m > \chi_n$ の場合 (逆バイアス)

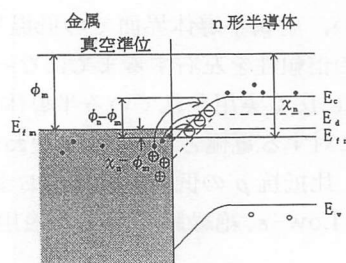


図5  $\phi_m < \chi_n$ の場合

を逆飽和電流という。このように順バイアスの時電流が流れ、逆バイアスの時ほとんど電流が流れない作用を整流作用という。

次に図5に  $\phi_m < \chi_n$  の場合のエネルギーバンド図を示す。この時には、金属のフェルミ準位がn形半導体のフェルミ準位より高いエネルギー位置にあるため、両者を接触させた場合、伝導帯の伝導電子は半導体側に移り、平衡状態になるため、図5に示すように半導体側のエネルギーバンドは表面で下に曲がる。この状態では金属と半導体の接触にエネルギー障壁は発生しないので電子は金属-半導体界面を自由に移動する事ができ、このような接触はオーミック接触と呼ばれる。

## 2.2 理想係数 $n$ , 障壁高さ $\phi_B$ の算出<sup>5)</sup>

### 2.2.1 I-V 特性からの算出

ショットキー接触の順方向電流密度は理論的には、

$$J = J_0 (e^{\frac{qV}{kT}} - 1)$$

となる。ここで  $J_0$  は金属から半導体への電流の大きさである。しかし実際に得られる特性では、電流密度は印加電圧に対して指数関数的に増加するが、その増加の割合は上式よりも小さい場合が多く、理想係数  $n$  を用いて、

$$J = J_0 e^{\frac{qV}{nkT}}$$

という実験式が使われる。

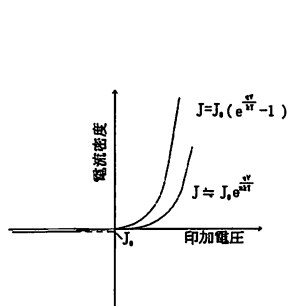


図6 I-V 特性

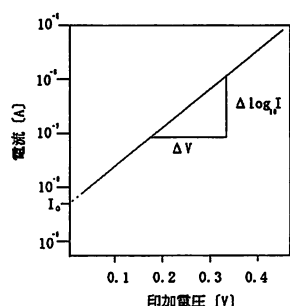


図7 I-V 特性 (対数目盛)

図6に I-V 特性のグラフを示す。電流密度  $J$  を電流  $I$  に直して  $I = I_0 \exp(qV/nkT)$  とし、常用対数をとると、

$$\log_{10} I = \log_{10} I_0 + \frac{qV}{nkT} \log_{10} e = \frac{q \log_{10} e}{nkT} V + \log_{10} I_0$$

となる。この式は  $V$  の1次関数で、傾きが  $q(\log_{10} e)/nkT$  の直線を表している。図7の直線部分はこ

の式で表され、直線の傾きを  $S$  とすれば、図7から

$$S = \frac{q \log_{10} e}{nkT} = \frac{\Delta(\log_{10} I)}{\Delta V}$$

となる。この式から  $n$  を求めると

$$n = \frac{q \log_{10} e}{kt \left\{ \frac{\Delta(\log_{10} I)}{\Delta V} \right\}}$$

また、障壁高さは次式

$$\phi_B = kT \ln \frac{A^* T^2}{J_0}$$

で表される。 $A^*$  はリチャードソン定数であり、n形Siの場合  $A^* = 4.8 \times 10^5 \text{ A m}^{-2} \text{ K}^{-2}$  である。

以上のように I-V 特性を片対数目盛で示した図の傾きから、電流がどのような機構で流れているかを知る手がかりが得られ、逆方向飽和電流密度から障壁の高さを求めることができる。

### 2.2.2 $1/C^2$ —逆電圧特性からの算出

ショットキー接触の空乏層幅は拡散電位を  $V_D$ 、ドナー密度を  $N_D$ 、比誘電率を  $\epsilon_s$  とすると

$$d = \sqrt{\frac{2\epsilon_s \epsilon_0 (V_D + V)}{qN_D}}$$

で表される。この式を  $C = \epsilon_s \epsilon_0 S/d$  に代入して空乏層容量  $C$  を求めると

$$C = \frac{\epsilon_s \epsilon_0}{d} S = \sqrt{\frac{q\epsilon_s \epsilon_0 N_D}{2(V_D + V)}} \times S$$

となる。この式を  $1/C^2$  の式に変形すると

$$\frac{1}{C^2} = \frac{2}{S^2 q \epsilon_s \epsilon_0 N_D} (V_D + V)$$

となり、 $1/C^2$  は図8のように逆電圧  $V$  に対して直線的に変化する。

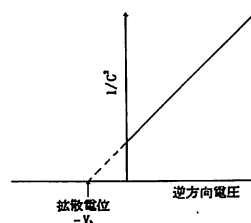


図8  $1/C^2$ —逆電圧特性

この直線の傾きは  $2/S^2 q \epsilon_s \epsilon_0 N_D$  であり  $S$  は試料の面積、 $q$ ,  $\epsilon_0$ ,  $\epsilon_s$  は定数のため  $N_D$  が算出できる。次式

$$\frac{\Delta(1/C^2)}{\Delta V} = \frac{2}{S^2 q \epsilon_s \epsilon_0 N_D}$$

より変形して

$$N_D = \frac{2}{S^2 q \epsilon_s \epsilon_0} \frac{\Delta(1/C^2)}{\Delta V}$$

さらに空乏層幅は  $C = \epsilon_s \epsilon_0 S/d$  から得られ、図 8 の  $V = 0$  での空乏層容量  $C_0$  を代入して

$$d = \frac{\epsilon_s \epsilon_0}{C_0} S$$

で得られる。また障壁高さ  $\phi_B$  は

$$\phi_B = qV_D + (E_C - E_F)$$

で算出される。ここで  $(E_C - E_F)$  は

$$E_C - E_F = \kappa T \ln \frac{N_D}{N_C}$$

で表される。 $N_C$  は伝導体の実効状態密度で、Si の場合温度 300 K で  $N_C = 6.3 \times 10^{24} \text{m}^{-3}$  である。

障壁の高さは I-V 特性から求めても  $1/C^2$  逆電圧特性から求めても同じ値が得られるはずであるが、実際に測定してみると一致しない場合も少なくない。

### 2.3 低温界面反応<sup>2)</sup>

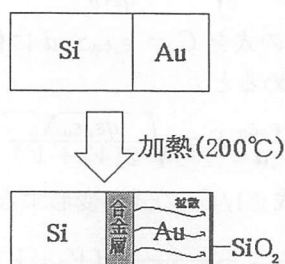


図 9 低温界面反応

Si 基板上に Au 膜を蒸着した試料を 200℃ 前後で熱すると、金色だった Au 膜が黒色に変色する。この現象は加熱によって基板から Si 原子が界面より放出されて、Au 中を通過して Au 膜上に現れて酸化されることにより起こり、Au 膜上には約 1000 Å の SiO<sub>2</sub> 膜ができる(図 9)。Si 単結晶は、共有結合結晶のため結合を切るためには 1400℃ 程の温度が必要で、200℃ 程の低温では結合が切れることは困難である。よって、Au との接触によって結合が弱まったということが考えられ、この現象を低温界面反応という。この原因として、Si 結晶の共有結合の原因を担っているクーロン相互作用が蒸着金属膜の自由電子によって弱められるとするスクリーニングモデルが提案されている。このような反応が起こる半導体の条件は、エネルギーギャップが 2.5 eV 以下または、比誘電率が 8 以上とされている。また金属の膜厚に

も条件があり、例えば Si-Au 接触では、Au の膜厚が 3 ML (ML: 原子層) 以上でなければ反応は起こらない。

## 3. 実験方法および結果

### 3.1 試料の作成および電気的特性の測定

試料は、Si (100) ウェハ基板(ミラー研磨面側)に金属薄膜(Au, Pt, Cu, Al)を RF マグネトロンスパッタ法で作成した。RF マグネトロンスパッタ装置の概略図を図 10 に示す。スパッタ装置は、SBR-1104 型(日本真空技術 K.K.)を使用し、 $1 \times 10^{-8}$  Torr 以下の高真空までクライオポンプで排気し、約  $5 \times 10^{-3}$  Torr の高純度アルゴン中で約 20 分間スパッタした。スパッタリングには 13.56 MHz の高周波水晶発振式電源(最高 500 W)を使用して、投入パワー 50 W で(反射パワー 0 W) 20 分間行った。

金属薄膜の膜厚の測定にはレーザーフォーカス変位形(LT-8000, KEYENCE)を使用した。膜厚は約 1 μm であった。

作成した試料を約 10~20 mm<sup>2</sup> の大きさにして、I-V 特性と  $1/C^2$  逆電圧特性を測定した。電極には In-Ga 合金を使用した。 $1/C^2$  逆電圧特性の測定にはプレジジョン LCR メータ(HP 4285 A, 75 kHz~30 MHz)を使用し、測定信号の周波数を 75 k~1.5 MHz にして測定した。

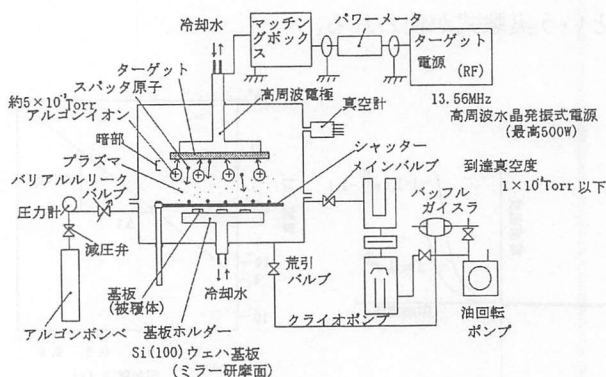


図 10 RF マグネトロンスパッタ装置概略図

### 3.2 試料の加熱

作成した試料(Au-Si, Pt-Si)を、電気炉を使って 200℃ で 2 時間空気中で加熱し、加熱後試料を冷ましてから I-V 特性および  $1/C^2$  逆電圧特性を測定し、加熱前の試料の特性と比較した。また加熱前、加熱後の試料表面のオージェスペクトルを測定し、比較した。オージェ電子分光装置の概略図を図 11 に

示す<sup>6)7)</sup>。

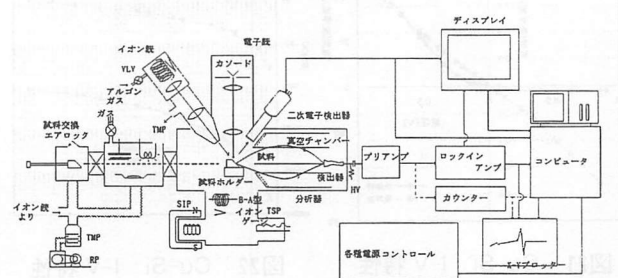


図11 オージェ電子分光装置概略図

### 3.3 Si ウェハの表面洗浄

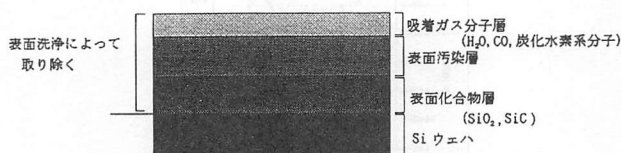


図12 Si ウェハの表面洗浄

表面洗浄前の Si ウェハ表面には、図12に示すように吸着ガス分子層、表面汚染層、表面化合物層などがあり理想的な金属-半導体接触の試料を作成するのに適切でない。そこでこれらの不純物の層を取り除くために表面洗浄を行なった。表面洗浄は以下の手順で行なった<sup>8)</sup>。

- ① H<sub>2</sub>O 中に10分間
- ② HF (HF:H<sub>2</sub>O = 1:20) に1分間
- ③ H<sub>2</sub>O 中に5分間
- ④ HCl-H<sub>2</sub>O<sub>2</sub>-H<sub>2</sub>O (1:1:6) 中に10分間
- ⑤ H<sub>2</sub>O 中に10分間
- ⑥ 乾燥

表面洗浄した Si ウェハを用いて RF マグネトロンスパッタ法で試料を作成し、同様に電气的特性を測定し、表面洗浄していない Si ウェハを使った試料と比較した。

### 3.4 測定結果

#### 3.4.1 Au-Si の I-V 特性および 1/C<sup>2</sup>—逆電圧特性

図13に Au-Si 接触試料の I-V 特性 (表面洗浄前 Si を使った試料と表面洗浄後 Si を使った試料の比較)、図14に図13の順方向電圧部分を対数グラフで表したものを示す。図15に加熱前と加熱後の試料の I-V 特性を示す。図16に Au-Si 接触試料の 1/C<sup>2</sup>—逆電圧特性 (表面洗浄前 Si を使った試料と表面洗浄後 Si を使った試料の比較) を示す。

I-V 特性では表面洗浄前 Si ウェハを使った試料

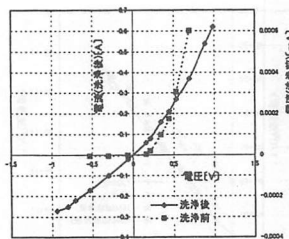


図13 Au-Si I-V 特性 (表面洗浄前と洗浄後)

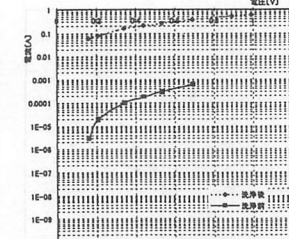


図14 Au-Si I-V 特性 (対数グラフ)

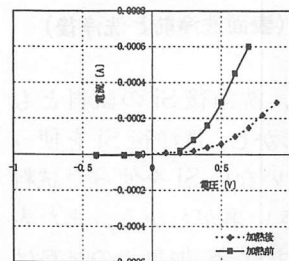


図15 Au-Si I-V 特性 (加熱前と加熱後)

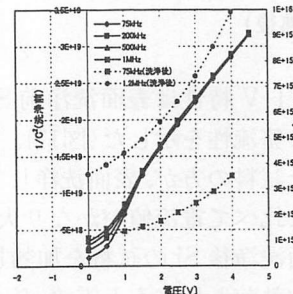


図16 Au-Si 1/C<sup>2</sup>—逆電圧特性 (表面洗浄前と洗浄後)

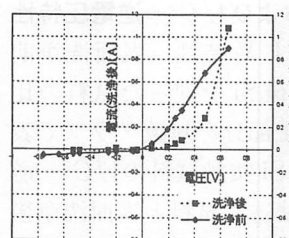


図17 Pt-Si I-V 特性 (表面洗浄前と洗浄後)

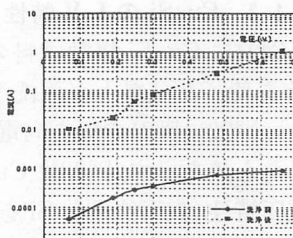


図18 Pt-Si I-V 特性 (対数グラフ)

は整流性、洗浄後はオーム性となった(図13)。また加熱前と加熱後の試料の I-V 特性を比較すると、加熱後の試料は多少電流が流れにくくなっている (図15)。1/C<sup>2</sup>—逆電圧特性では表面洗浄前の Si を使った試料がほぼ直線性を示し、ショットキー接触特性を示した (図16)。

#### 3.4.2 Pt-Si の I-V 特性および 1/C<sup>2</sup>—逆電圧特性

図17に Pt-Si 接触試料の I-V 特性 (表面洗浄前 Si を使った試料と表面洗浄後 Si を使った試料の比較)、図18に図17の順方向電圧部分を対数グラフで表したものを示す。図19表面洗浄した Si を使って作成した Pt-Si 接触試料の加熱前と加熱後の試料の I-V 特性を示す。図20に Pt-Si 接触試料の 1/C<sup>2</sup>—逆電圧特性 (表面洗浄前 Si を使った試料と表面洗浄後 Si を使った試料の比較) を示す。

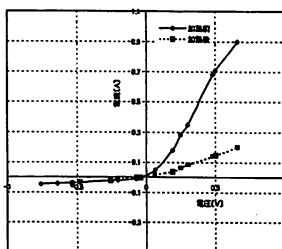


図19 Pt-Si (表面洗浄後) I-V 特性 (加熱前と加熱後)

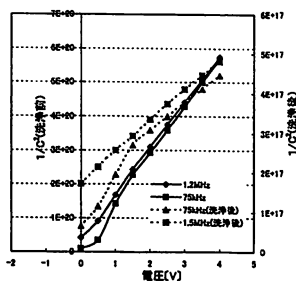


図20 Pt-Si  $1/C^2$ —逆電圧特性 (表面洗浄前と洗浄後)

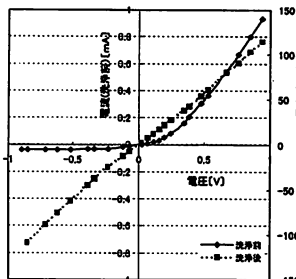


図21 Cu-Si I-V 特性 (表面洗浄前と洗浄後)

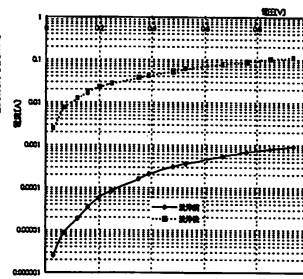


図22 Cu-Si I-V 特性 (対数グラフ)

I-V 特性は表面洗浄前 Si, 洗浄後 Si の試料ともに整流性を示した(図17)。しかし, 洗浄後 Si を使った試料の方が, 表面洗浄していない Si を使った試料に比べて電流値がかなり大きい事がわかる。また表面洗浄後 Si の試料を加熱した場合, 加熱後の試料は加熱前と比べると電流が流れにくくなっている (図19)。 $1/C^2$ —逆電圧特性は表面洗浄前 Si の試料, 表面洗浄後 Si の試料ともにほぼ直線性を示した (図20)。

### 3.4.3 Cu-Si の I-V 特性および $1/C^2$ —逆電圧特性

図21に Cu-Si 接触試料の I-V 特性 (表面洗浄前 Si を使った試料と表面洗浄後 Si を使った試料の比較), 図22に図21の順方向電圧部分を対数グラフで表したものを示す。図23に Cu-Si 接触試料の  $1/C^2$ —逆電圧特性 (表面洗浄前 Si を使った試料と表面洗浄後 Si を使った試料の比較) を示す。

I-V 特性は表面洗浄前 Si の試料は整流性, 洗浄後 Si の試料はオーム性を示した (図21)。 $1/C^2$ —逆電圧特性は表面洗浄前 Si の試料がほぼショットキー接触の特性を示した (図23)。

### 3.4.4 Al-Si の I-V 特性および $1/C^2$ —逆電圧特性

図24に Al-Si 接触試料の I-V 特性 (表面洗浄前 Si を使った試料と表面洗浄後 Si を使った試料の比較), 図25に図24の順方向電圧部分を対数グラフで表したものを示す。図26に Al-Si 接触試料の  $1/C^2$ —逆電圧特性 (表面洗浄前 Si を使った試料と表面洗浄後 Si を使った試料の比較) を示す。

I-V 特性は表面洗浄前 Si の試料は整流性, 洗浄後 Si の試料はオーム性を示した (図24)。 $1/C^2$ —逆電圧特性は洗浄前, 洗浄後ともに直線性は得られなかった (図26)。

### 3.4.5 オージェ電子分光法による観測

図27に加熱前, 図28に加熱後の Au-Si 接触試料のオージェスペクトルを示す。加熱後の試料のオージェ電子分光法による観測では, 純粋な Au のオージェ

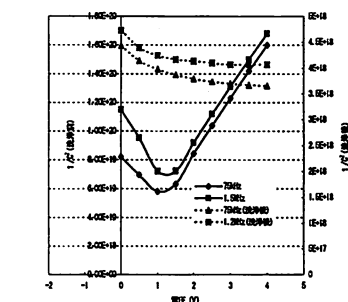


図23 Cu-Si  $1/C^2$ —逆電圧特性 (表面洗浄前と洗浄後)

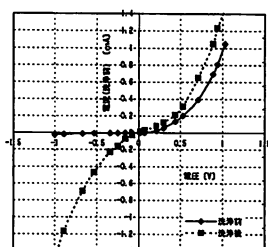


図24 Al-Si I-V 特性 (表面洗浄前と洗浄後)

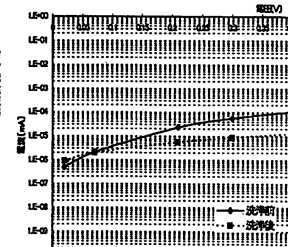


図25 Al-Si I-V 特性 (対数グラフ)

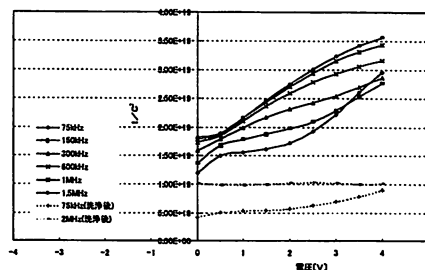


図26 Al-Si  $1/C^2$ —逆電圧特性 (表面洗浄前と洗浄後)

ェスペクトルに重なって約70 eV ピークの高エネルギー側に  $\text{SiO}_2$  からのケミカルシフトした Si オージェピークが見られていることがわかる<sup>9)</sup>。

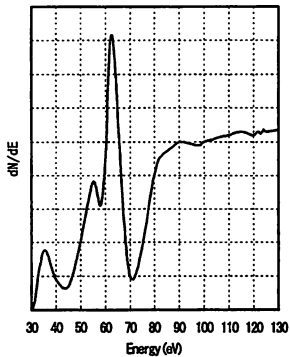


図27 Au-Si のオージェ  
スペクトル (加熱前)

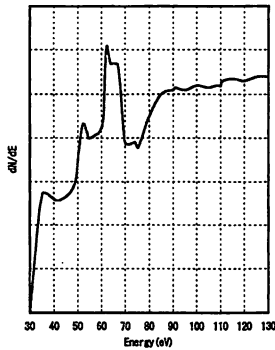


図28 Au-Si のオージェ  
スペクトル (加熱後)

た Si を使った Pt-Si, Al-Si 接触の試料は整流性になったが,  $1/C^2$ -逆電圧特性の測定結果から算出した障壁高さは理論値と大きく異なるため, これらの試料も合金化が起こったと考えられる。洗浄前の Si ウェハを使って作成した試料の障壁高さの結果について表 2 にまとめてみた。この値はこれまで報告されている障壁高さの値とはほぼ一致している<sup>9)</sup>。

これらの障壁高さが金属の仕事関数によらず, ほぼ一定値を示す事はバーディーンモデルと一致していると考えられる<sup>9)</sup>。

表 1 測定結果から算出した各定数

試料	特性	n値	ドナー密度 ( $m^{-3}$ )	空乏層幅 (m)	障壁高さ(eV)
Au-Si接触 表面洗浄なし	整流性	1.54	$2.02 \times 10^{20}$	$4.67 \times 10^{-6}$	0.78~0.80
Au-Si接触 加熱後	整流性	1.56	$2.02 \times 10^{20}$	$4.67 \times 10^{-6}$	0.78~0.80
Au-Si接触 表面洗浄後	オーム性	—	—	—	—
Pt-Si接触 表面洗浄なし	整流性	2.97	$3.82 \times 10^{18}$	$1.52 \times 10^{-5}$	0.92~1.00
Pt-Si接触 表面洗浄後	整流性	4.11	$2 \sim 9 \times 10^{22}$	$0.4 \sim 1.7 \times 10^{-6}$	1~2
Pt-Si接触 表面洗浄後、加熱	整流性	4.12	$2 \sim 9 \times 10^{22}$	$0.4 \sim 1.7 \times 10^{-6}$	1~2
Cu-Si接触 表面洗浄なし	整流性	2.32	$7.2 \times 10^{18}$	$3.36 \times 10^{-6}$	0.8~0.9
Cu-Si接触 表面洗浄後	オーム性	—	—	—	—
Al-Si接触 表面洗浄なし	整流性	3.36	—	—	0.8~1.0
Al-Si接触 表面洗浄後	オーム性	—	—	—	—

3.5 測定結果からの各定数の算出

I-V 特性から理想係数 n 値,  $1/C^2$ -逆電圧特性からドナー密度, 空乏層幅, 障壁高さを算出した (表 1)。障壁高さは Au-Si, Pt-Si, Cu-Si 接触の場合は  $1/C^2$ -逆電圧特性から算出したが, Al-Si 接触の場合は  $1/C^2$ -逆電圧特性で直線性が得られなかったため I-V 特性から算出した。

4. 考 察

4.1 測定結果の考察

I-V 特性の結果では, 表面洗浄前の Si ウェハを使った試料 (Au-Si, Pt-Si, Cu-Si, Al-Si) は全て整流性を示した。しかし, 表面洗浄した Si ウェハを使った試料では, Au-Si, Cu-Si 接触の試料がオーム性を示した。これは Si ウェハの表面にあった不純物が無くなったため, 金属と Si ウェハの界面で合金化<sup>2)</sup>が起こり, 界面にできた合金と Si の接触になってしまい,  $\phi_B = \phi_m - \chi_n$  のショットキー障壁高さの式が成り立たなくなったためと考えられる。表面洗浄し

表 2 各金属-半導体接触のショットキー障壁

	障壁高さ(eV)
Au-Si接触( $\phi_m=4.80\text{eV}$ )	0.78~0.79
Pt-Si接触( $\phi_m=5.65\text{eV}$ )	0.92~1.00
Cu-Si接触( $\phi_m=4.65\text{eV}$ )	0.8~0.9
Al-Si接触( $\phi_m=4.28\text{eV}$ )	0.8~1.0
Si の $\chi_n=4.05\text{eV}$	

Au-Si 接触試料を 200℃ で 2 時間加熱した結果, 加熱後の試料には I-V 特性およびオージェ電子分光法による Au 膜表面の観測結果から, Au 膜上に SiO<sub>2</sub> 層が存在していることがわかる。加熱後の試料表面の色の変化は見られなかったことから, この SiO<sub>2</sub> 膜は非常に薄いため, 電気的特性には大きな変化が見られなかったものと考えられる。SiO<sub>2</sub> 層の下 Au 膜が観測されるためには, 70 ないし 80 eV における電子の平均自由行程から, SiO<sub>2</sub> 層の厚さは, 約 5 Å 程度と考えられる<sup>9)</sup>。SiO<sub>2</sub> 膜が非常に薄い原

因として、Au 膜スパッタ前の Si ウェハ表面の酸化層や汚染層の存在、蒸着法とスパッタ法の違いなどが挙げられる。しかし、SiO<sub>2</sub> 層が Au 膜上に形成されたことは、低温界面反応が生じていることを示している。

#### 4.2 エネルギーバンド図

今回の I-V 特性、および  $1/C^2$ —逆電圧特性から得た算出結果から、Au-Si 接触試料のエネルギーバンド図を図29に示す<sup>9)</sup>。しかし実際には図30に示すような表面準位と介在物層を考慮したエネルギーバンド図で界面を表した場合、界面での障壁の様子をより詳細に説明できると考えられる<sup>10)11)</sup>。

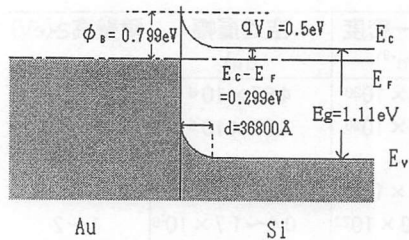


図29 Au-Si 接触のエネルギーバンド図

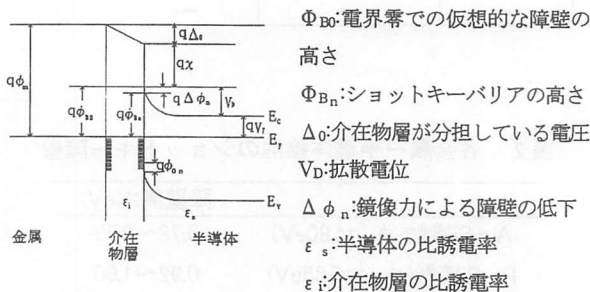


図30 表面準位と介在物層を考慮した金属-n 形半導体接触図

#### 5. ま と め

本研究では、RF マグネトロンスパッタ法により金属(Au, Pt, Cu, Al)薄膜-Si 接触試料を作成し、I-V 特性および  $1/C^2$ —逆電圧特性の測定を行い、試料の加熱や Si ウェハの表面洗浄による電気的特性への影響を比較検討した。その結果、次のことがわ

かった。1) 洗浄前の Si ウェハ上に RF マグネトロンスパッタ法によって作成した試料は、I-V 特性および  $1/C^2$ —逆電圧特性により良好なショットキー接触の特性を示すことがわかった。2) 加熱した Au-Si 接触試料の Au 膜表面に、I-V 特性およびオージェ電子分光法による Au 膜表面の観測結果から、SiO<sub>2</sub> 層が存在していることがわかった。3) 洗浄した Si ウェハを使って作成した試料は Au-Si, Cu-Si 接触試料が、I-V 特性でオーミック接触特性を示すことがわかった。

#### 参考文献

- 1) B.L. Sharma, Metal-Semiconductor Schottky Barrier Junction and Their Applications, Plenum Press New York and London, 1984.
- 2) 平木昭夫, 成沢忠, 表面・界面の分析と評価, オーム社, 1994.
- 3) 下岡義明, 電子情報通信学会誌 82(1999)886.
- 4) 小出康夫, 村上正紀, まてりあ 35(1996)501.
- 5) 國岡昭夫, 上村喜一, 新版基礎半導体工学, 朝倉書店, 1997.
- 6) K. Asano, E. Ezura, T. Furuya, H. Ishimaru, Y. Maeda, S. Mitsunobu, T. Tajima and T. Takahashi, Proc. of the Contamination-its Measurement and Control in Vacuum System, A Workshop for Semiconductor Fabrication and Accelerator Technology, Thomas Jefferson National Accelerator Facility, Newport News, VA, USA, pp. 28~29, March 26~27, 1997.
- 7) 浅野清光, 試料表面分析用真空排気装置, 特願平 8-300943.
- 8) 井上知泰, 薄膜のプロセッシング, 早稲田大学出版部, 1990. p 23.
- 9) 浅野清光, 千田誠, 秋田高専研究紀要 35 (2000) 22.
- 10) 千田誠, 浅野清光, 日本表面科学会東北支部講演会講演予稿集 pp. 71-72, 2000 年 3 月 3-4 日
- 11) 千田誠, 浅野清光, 日本素材物性学会設立10周年記念研究発表会平成12年度年会講演要旨集, pp. 53-55, 2000 年 6 月 20 日